

הגדרות מתחים

מתחי V_{OL}, V_{OH} : מתח המוצא הגבוה ביותר והנמוך ביותר (עבור כניסה בהתאם):

$$V_{OL} = f(V_{OH}), V_{OH} = f(V_{OL}) \quad \text{לדוגמה:}$$

מתחי V_{IL}, V_{IH} : נקבעים שרירותית. קריטריון מקובל: ע"פ $\frac{dV_{Out}}{dV_{In}} = -1$ ברכיב הופך, $\frac{dV_{Out}}{dV_{In}} = 1$ ברכיב לא הופך.

זמני מיתוג

• פתרון משוואה דיפרנציאלית מהצורה $\tau \frac{d}{dt} V_C + V_C = V_\infty$, עם תנאי ההתחלה $V_C(t=0) = V_0$, הוא

$$V_C(t) = (V_0 - V_\infty) e^{-\frac{t}{\tau}} + V_\infty \Rightarrow t = \tau \ln \frac{V_0 - V_\infty}{V_C(t) - V_\infty}$$

• זמן מיתוג "ממוצע":

$$I_{Average} = \frac{I_{Initial} + I_{Final}}{2} \quad \Delta V \text{ שינוי מתח המוצא ו } \Delta t = \frac{C \cdot \Delta V}{I_{Average}}$$

- זמני מיתוג המוצא $t_{p,HL}, t_{p,LH}$: נמדדים בין 50% שינוי בכניסה ל- 50% שינוי ביציאה (עבור פונקציה מדרגה בכניסה: 0 עד 50% ביציאה).
- זמני עליית וירידת אות t_r, t_f : נמדדים בין שינוי מתח הכניסה או המוצא בין 10% ל- 90%.

הספקים

הספק סטטי: סכום על כל המצבים r של ההספק במצב זה, $P(r)$, כפול הסתברות מצב זה, $Prob(r)$, כלומר

$$P_{Static} = \sum_r P(r) \cdot Prob(r)$$

הספק דינאמי:

$$P_{Dynamic} = f \cdot V_{DD} \cdot C \cdot \Delta V_C$$

כאשר f התדירות בה פועל הרכיב ו V_{DD} המתח הגבוה במעגל.

ההספק הכולל:

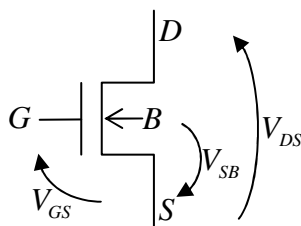
$$P_{Total} = P_{Static} + P_{Dynamic}$$

טרנזיסטורים מסוג MOS : $Metal - Oxide - Silicon$

מתח הסף גדל בערכו המוחלט בהתחשב באפקט המצע:

$$V_T = V_{T,0} + \gamma \left(\sqrt{|V_{SB}| + |2\phi_F|} - \sqrt{|2\phi_F|} \right)$$

כאשר



$$\gamma = \begin{cases} \frac{1}{C_{Oxide}} \sqrt{2q\epsilon_0\epsilon_r N_A}, & NMOS \\ -\frac{1}{C_{Oxide}} \sqrt{2q\epsilon_0\epsilon_r N_D}, & PMOS \end{cases}$$

קבוע הטרנזיסטור:

$$k = k' \frac{W}{L} = \mu^* C_{Oxide} \frac{W}{L} = \mu^* \frac{\epsilon_0 \epsilon_{Oxide}}{t_{Oxide}} \frac{W}{L}$$

משוואות הזרם:

הזרם בטרנזיסטור	טרנזיסטור $PMOS$	טרנזיסטור $NMOS$	מצב הולכה
$I = 0$	$V_{GS} > V_T$	$V_{GS} < V_T$	קיטעון
$I = \frac{k}{2} (2(V_{GS} - V_T)V_{DS} - V_{DS}^2)$	$V_{DS} \geq V_{GS} - V_T$	$V_{DS} \leq V_{GS} - V_T$	אוהמי (ליניארי)
$I = \frac{k}{2} (V_{GS} - V_T)^2$	$V_{DS} \leq V_{GS} - V_T$	$V_{DS} \geq V_{GS} - V_T$	רוויה

טרנזיסטור בי-פולארי, BJT

להלן תחומי העבודה, כאשר כיווני המתחים והזרמים נקבעו כך שעבור מצב פעיל קדמי, כולם חיוביים.

מזב הולכה	ממתחי הדיודות NPN	מתחי טרנזיסטור NPN	מתחי טרנזיסטור PNP	הקשר בין זרמי הטרנזיסטור
קיטעון	BE בממתח אחורי BC בממתח אחורי	$V_{BE} < V_{BE,ON}$	$V_{EB} < V_{EB,ON}$	זרמי זליגה בלבד
פעיל קדמי	BE בממתח קדמי BC בממתח אחורי	$V_{BE} = V_{BE,ON}$ $V_{CE} > V_{BE,ON}$	$V_{EB} = V_{EB,ON}$ $V_{EC} > V_{EB,ON}$ ניתן להניח כי הטרנזיסטור עדיין פעיל קדמי ($I_C = \beta_F I_B$) עבור $V_{CE} > V_{CE,Sat}$	$I_C = \beta_F I_B = \alpha_F I_E$
רוויה	BE בממתח קדמי BC בממתח קדמי	$V_{BE} = V_{BE,Sat}$ $V_{CE} = V_{CE,Sat}$	$V_{EB} = V_{EB,Sat}$ $V_{EC} = V_{EC,Sat}$	$I_C < \beta_F I_B$
פעיל אחורי	BE בממתח אחורי BC בממתח קדמי	$V_{BC} = V_{BC,ON}$ $V_{CE} < 0$	$V_{CB} = V_{CB,ON}$ $V_{EC} < 0$	$I_E = -\beta_R I_B = \alpha_R I_C$

מאמץ לוגי

מושג	ביטוי עבור רכיב	ביטוי עבור המסלול
מאמץ לוגי, Logical Effort	$g = \frac{R_i C_i}{R_{inv} C_{inv}}$	$G = \prod g_i$
מאמץ חשמלי, Electrical Effort	$h = \frac{C_{out}}{C_{in}}$	$H = \frac{C_{out-Path}}{C_{in-Path}}$
מאמץ עינוף, Branching Effort	$b = \frac{C_{out_{i-1}}}{C_{in_i}}$	$B = \prod b_i$
מאמץ, Effort	$f = gh$	$F = GBH = \prod f_i$
שיהוי המאמץ, Effort Delay	f	$D_F = \sum_{i=1}^N f_i \geq N \cdot \sqrt[N]{F}$
שיהוי פרזיטי, Parasitic Delay	p	$P = \sum p_i$
שיהוי, Delay	$d = f + p$	$D = D_F + P$

מאמץ לוגי והשהיה פרזיטית עבור שערים פשוטים:

$$\tau = \frac{L_{min}^2 (1+b)}{\mu_n (V_{DD} - V_T)}, \quad b \triangleq \frac{\mu_n}{\mu_p}$$

הזמנים הבאים מנורמלים ליחידת זמן τ :

רכיב	מאמץ לוגי	שיהוי פרזיטי
מהפך	$g = 1$	$p = P_{inv}$
NAND בעל n כניסות	$g = \frac{b+n}{b+1}$	$p = nP_{inv}$
NOR בעל n כניסות	$g = \frac{bn+1}{b+1}$	$p = nP_{inv}$